

PATENT



Customer No.31561  
Docket No.: 10766-US-PA

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Applicant : Chien-Shen Wung et. al

Application No. : 10/604,883

Filed : August 25, 2003

For : METHOD OF MANUFACTURING A LOW  
TEMPERATURE POLYSILICON FILM

Examiner :

---

COMMISSIONER FOR PATENTS

2011 South Clark Place

Crystal Plaza Two, Lobby, Room 1B03

Arlington VA 22202

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.:92107061,  
filed on:03/28/2003.

A return prepaid postcard is also included herewith.

Respectfully Submitted,

JIANQ.CHYUN Intellectual Property Office

Dated: Nov. 11, 2003

By:

A handwritten signature in dark ink, appearing to read "Belinda Lee".

Belinda Lee

Registration No.: 46,863

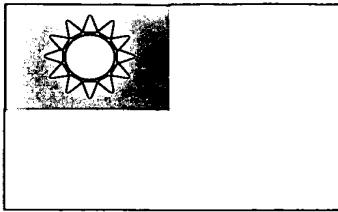
**Please send future correspondence to:**

**7F.-1, No. 100, Roosevelt Rd.,**

**Sec. 2, Taipei 100, Taiwan, R.O.C.**

**Tel: 886-2-2369 2800**

**Fax: 886-2-2369 7233 / 886-2-2369 7234**



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 03 月 28 日  
Application Date

申請案號：092107061  
Application No.

申請人：友達光電股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 9 月 1 日  
Issue Date

發文字號：09220883650  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

# 發明專利說明書

一、 發明名稱	中 文	低溫多晶矽薄膜的製造方法
	英 文	METHOD OF FABRICATING A LOW TEMPERATURE POLYSILICON FILM
二、 發明人 (共3人)	姓 名 (中文)	1. 翁健森 2. 張茂益 3. 張志清
	姓 名 (英文)	1. Chien-Shen Wung 2. Mao-Yi Chang 3. Chih-Chin Chang
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW 3. 中華民國 TW
	住居所 (中 文)	1. 新竹縣竹北市博愛街367巷8號 2. 台北市大安區師大路105巷2號 3. 新竹市明湖路1200巷88弄28號
	住居所 (英 文)	1. No. 8, Lane 367, Boai St., Jubei City, Hsinchu, Taiwan 302, R.O.C. 2. No. 2, Lane 105, Shda Rd., Daan Chiu, Taipei, Taiwan 106, R.O.C. 3. No. 28, Alley 88, Lane 1200, Ming-Hu Rd., Hsinchu, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英文)	1. Au Optronics Corporation
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 1, Li-Hsin Rd. II, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1. Kun-Yao Lee



四、中文發明摘要 (發明名稱：低溫多晶矽薄膜的製造方法)

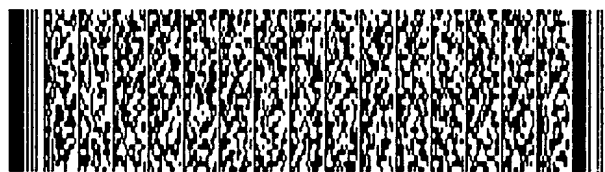
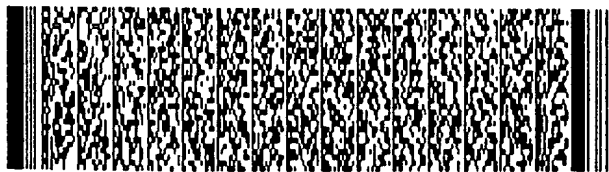
一種低溫多晶矽薄膜的製造方法，此方法係首先在一個基板上形成一第一金屬層，且第一金屬層中係形成有數個開口。接著進行一傾斜蒸鍍步驟，以在第一金屬層上形成一第二金屬層，其中第二金屬層中對應第一金屬層之開口處係形成有一微孔。之後，在第二金屬層上形成一矽層，並且同時在每一微孔底下之基板上形成一矽晶種顆粒。隨後，移除第一金屬以及第二金屬層。然後，利用矽晶種顆粒作為晶種，進行一沈積製程，以在基板上形成一非晶矽層。最後，進行一雷射結晶步驟，以使非晶矽層轉變成多晶矽層。由於本發明可以控制矽晶種的位置，因此可以使矽晶粒在特定的位置上成長，進而控制特定區域所涵蓋之晶界數目。

伍、(一)、本案代表圖為：第\_\_\_\_1D\_\_\_\_圖

(二)、本案代表圖之元件代表符號簡單說明：

陸、英文發明摘要 (發明名稱：METHOD OF FABRICATING A LOW TEMPERATURE POLYSILICON FILM)

A method of fabricating a low temperature polysilicon film is described. A first metal layer is formed on a substrate, wherein openings have been formed in the first metal layer. An oblique evaporation step is performed to form a second metal layer on the first metal layer, wherein a hole is formed in the second metal layer corresponding to each of the openings. A silicon



四、中文發明摘要 (發明名稱：低溫多晶矽薄膜的製造方法)

100 : 基板      102a : 下層金屬層      104a : 上層金屬層  
106a : 第一金屬層      114 : 第二金屬層  
118 : 垂直蒸鍍步驟      120 : 矽層      120a : 矽晶種顆粒

陸、英文發明摘要 (發明名稱：METHOD OF FABRICATING A LOW TEMPERATURE POLYSILICON FILM)

layer is formed on the second metal layer and a silicon seed is formed on the substrate under each of the holes. After removing the first metal layer and the second metal layer, performing a deposition process by using the silicon seed as a seed layer to form an amorphous silicon layer on the substrate. Then a laser crystallization step is conducted to form a polysilicon layer from the



四、中文發明摘要 (發明名稱：低溫多晶矽薄膜的製造方法)

陸、英文發明摘要 (發明名稱：METHOD OF FABRICATING A LOW TEMPERATURE POLYSILICON FILM)

amorphous layer. Since the invention can control the position of the silicon seed for controlling the silicon crystal growing on a specific position, the number of the crystal interface can be controlled on the specific position.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權)

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

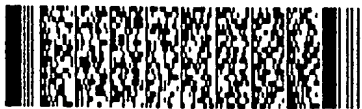
☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

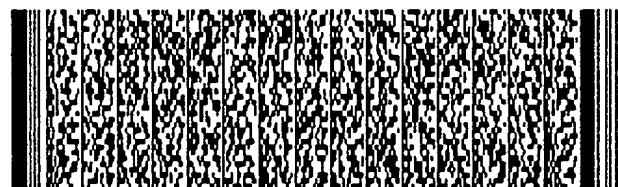
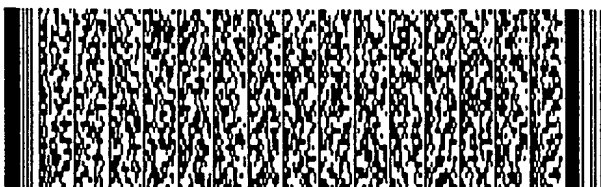
### 發明所屬之技術領域

本發明是有關於一種低溫多晶矽(Low Temperature Polysilicon)薄膜的製造方法，且特別是有關於一種可以控制低溫多晶矽薄膜之結晶成核位置的方法。

### 先前技術

在薄膜電晶體液晶顯示器的製程中，低溫多晶矽薄膜電晶體的技術已在積極的發展中。低溫多晶矽薄膜電晶體是一種有別於一般傳統的非晶矽薄膜電晶體(Amorphous Silicon TFT)的技術，其電子遷移率可以達到 $200\text{cm}^2/\text{V}\cdot\text{sec}$ 以上，因此可使薄膜電晶體元件做得更小，而使開口率(Aperture Ratio)增加，進而增加顯示器亮度，減少功率消耗的功能。另外，由於電子遷移率之增加可以將部份驅動電路隨同薄膜電晶體製程同時製造於玻璃基板上，大幅提升液晶顯示面板的特性及可靠度，使得面板製造成本大幅降低，因此製造成本較非晶矽薄膜電晶體液晶顯示器低出許多。另外，因低溫多晶矽薄膜電晶體液晶顯示器具有厚度薄、重量輕、解析度佳等特點，因此特別適合應用於要求輕巧省電的行動終端產品上。

習知低溫多晶矽薄膜電晶體製程中，低溫多晶矽薄膜的製造方法，係先以化學氣相沈積法在基板上形成一非晶矽層。之後，再直接進行雷射結晶步驟，以使非晶矽結晶化而形成多晶矽。然而，習知利用雷射結晶的方式以使非晶矽轉變成多晶矽之方法中，會有結晶成核位置無法掌控之缺點。此外，結晶化後之晶粒尺寸也是不太一致，因此



## 五、發明說明 (2)

會造成每一薄膜電晶體之通道區所涵蓋的晶界數目不一。倘若通道區中的晶界數目太多，則會直接影響薄膜電晶體的電性以及穩定性。

### 發明內容

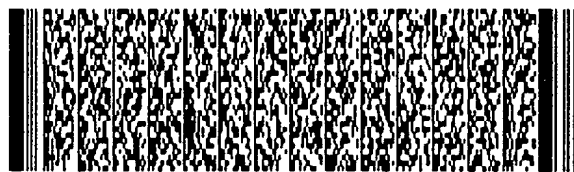
因此本發明的目的就是提供一種低溫多晶矽薄膜的製造方法，藉由控制異質成核階段所需的矽晶種之位置，以掌控低溫多晶矽薄膜之晶粒位置。

本發明的再一目的是提供一種低溫多晶矽薄膜的製造方法，以解決習知低溫多晶矽會有晶粒尺寸不一且晶粒分佈不均之問題。

本發明的另一目的是提供一種低溫多晶矽薄膜的製造方法，以減少薄膜電晶體之通道區所涵蓋的晶界數目，並且掌控通道區所涵蓋的晶粒數目都在相同的範圍內。

本發明提出一種低溫多晶矽薄膜的製造方法，此方法係首先在基板上形成第一金屬層，其中第一金屬層中係形成有數個開口，暴露出基板。接著，進行一傾斜蒸鍍步驟，以在第一金屬層上形成一第二金屬層，其中第二金屬層中對應第一金屬層之開口處係形成有一微孔。之後，在第二金屬層上形成一矽層，並且同時在每一微孔內之基板上形成一矽晶種顆粒。隨後，移除第一金屬以及第二金屬層。然後，利用矽晶種顆粒作為晶種，進行一化學氣相沈積製程，以在基板上形成一非晶矽層。最後，再進行一雷射結晶步驟，以使非晶矽層轉變成多晶矽層。

本發明又提出一種控制晶種位置的方法，此方法係首



### 五、發明說明 (3)

先在一基板上形成一第一金屬層，其中第一金屬層中係形成有數個開口，暴露出基板。接著，進行一傾斜蒸鍍步驟，以在第一金屬層上形成一第二金屬層，其中第二金屬層中對應第一金屬層之開口處係形成有一微孔。之後，在第一金屬層上形成一晶種層，並且同時在每一微孔內之基板上形成一晶種顆粒。隨後，移除第一金屬以及第二金屬層。

由於本發明之方法可以有效地控制晶種的位置，因此後續在進行結晶化步驟時，便可以掌控結晶成核的位置。

此外，由於本發明之方法可以控制晶種之位置及尺寸，因此在結晶化後，晶粒的分佈及尺寸也會較為均勻。

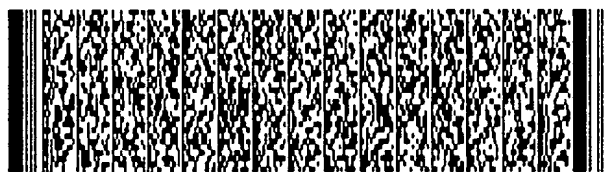
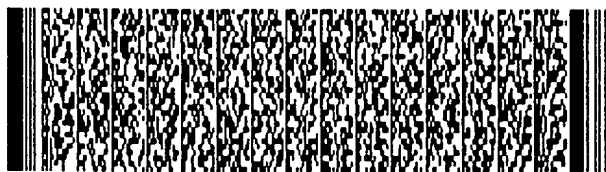
另外，因本發明所形成之低溫多晶矽薄膜其晶粒位置可以有效地被掌控住，因此本發明可以控制每一薄膜電晶體之通道區中晶界的數目，進而改善薄膜電晶體的電性以及穩定性。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

#### 實施方式

第1A圖至第1G圖所示，其繪示依照本發明一較佳實施例的一種低溫多晶矽薄膜的製造流程剖面示意圖。

請參照第1A圖，首先提供一基板100，基板100例如是玻璃基板或是塑膠基板。接著，在基板100上形成第一金屬層106。在一較佳實施例中，第一金屬層106例如是由一



#### 五、發明說明 (4)

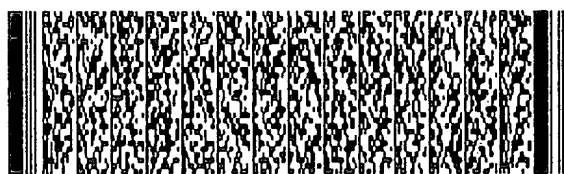
下層金屬層102以及一上層金屬層104所構成之雙層金屬層結構。

之後，在第一金屬層106上形成一光阻層108，且光阻層108中係形成有數個開口圖案108a。倘若本發明是應用在低溫多晶矽薄膜電晶體液晶顯示器的製程中，則光阻層108之上視圖如第2圖所示，意即光阻層108中之開口108a係規則的呈陣列式排列。

請參照第1B圖，以光阻層108為蝕刻罩幕，蝕刻第一金屬層106，以在第一金屬層106中形成數個開口110，暴露出基板100，而形成圖案化之第一金屬層106a(由下層金屬層102a以及上層金屬層104a所構成)。

之後，進行一傾斜蒸鍍步驟112，以在第一金屬層106a上形成一第二金屬層114，且所形成之第二金屬層114中對應第一金屬層106a之開口110處會形成有一微孔116，如第1C圖所示。其中，傾斜蒸鍍步驟112例如是一電子束(E-Beam)傾斜蒸鍍步驟，且傾斜蒸鍍步驟112之傾斜角度112a例如是10度至30度，較佳的是20度。

在一較佳實施例中，第二金屬層114之材質係與第一金屬層106a之下層金屬層102a之材質相同，這是因為，後續在移除第一金屬層106a以及第二金屬層114時，可以使用同一種蝕刻液侵蝕第二金屬層114以及第一金屬層106a之下層金屬層102a，而同時將第一金屬層106a之上層金屬層104a剝除。如此一來，第一金屬層106a與第二金屬層114便可以同時移除。



## 五、發明說明 (5)

在此，第一金屬層106a之下層金屬層102a之材質例如是鋁，第一金屬層106a之上層金屬層104a之材質例如是鉻，而第二金屬層114之材質例如是鋁。

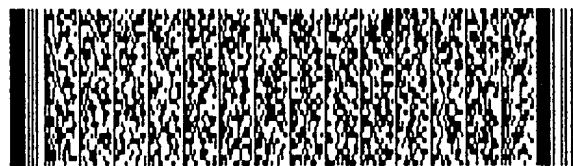
請參照第1D圖，在第二金屬層114上形成一矽層120，並且同時在微孔116所暴露之基板100上形成一矽晶種顆粒120a，其中所形成之矽晶種顆粒120a之尺寸例如是0.5微米至1微米。在一較佳實施例中，形成矽層120之方法例如是進行一電子束垂直蒸鍍步驟118。

在此，由於矽晶種顆粒120a係形成在對應有微孔116(如第1C圖所示)之基板100上，而微孔116又是形成在對應有開口110(如第1B圖所示)之處，因此，藉由控制第一金屬層106a中開口110的位置，便可以控制後續所形成之矽晶種顆粒120a的位置。

請參照第1E圖，移除第一金屬層106a以及第二金屬層114，而留下矽晶種顆粒120a。倘若第一金屬層106a之下層金屬層102a以及第二金屬層114之材質是使用金屬鋁，則移除第一金屬層106a以及第二金屬層114之方法例如是使用磷酸以剝除之。

請參照第1F圖，利用所形成之矽晶種顆粒120a作為晶種，進行一沈積製程，以在基板100上形成一非晶矽層122。在一較佳實施例中，形成非晶矽層122之方法例如是一化學氣相沈積法(CVD)，而且所形成之非晶矽層122之厚度例如是300埃至700埃，較佳的是500埃。

請參照第1G圖，進行一結晶化步驟，以使非晶矽層



## 五、發明說明 (6)

122 轉變成多晶矽層122a。在一較佳實施例中，使非晶矽層122轉變成多晶矽層122a之結晶化步驟例如是一雷射結晶步驟。

在此，由於在形成非晶矽層122時是以矽晶種顆粒120a作為晶種以形成，而矽晶種顆粒120a又可以控制其形成在特定的位置，因此在結晶化之後，結晶成核的位置便可以獲得控制。

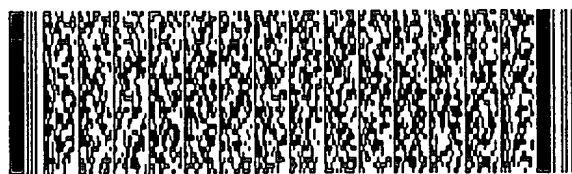
倘若本發明是應用在低溫多晶矽薄膜電晶體液晶顯示器之製程中，則可以透過本發明之方法而控制矽晶種的位置，藉以控制結晶化後晶粒的位置。如此一來，便可以減少薄膜電晶體之通道區中所涵蓋的晶界數目。同時，還可以掌控每一薄膜電晶體之通道區所涵蓋的晶界數目都在相同的範圍內。

在上述實施例中，係以控制矽晶種顆粒位置的方式，以控制結晶化之後低溫多晶矽薄膜之晶粒位置。然而，此種利用傾斜蒸鍍法以控制晶種顆粒位置的方式，並非只能用在低溫多晶矽薄膜的製造方法中，此種控制晶種顆粒位置的技術，亦可以應用在其他薄膜的製造方法中。

綜合以上所述，本發明具有下列優點：

1. 由於本發明之方法可以有效地控制晶種的位置，因此後續在進行結晶化步驟時，便可以掌控結晶成核的位置。

2. 由於本發明之方法可以控制晶種之位置及尺寸，因此在結晶化後，晶粒的分佈及尺寸也會較為均勻。



#### 五、發明說明 (7)

3. 因本發明所形成之低溫多晶矽薄膜其晶粒位置可以有效地被掌控住，因此本發明可以控制每一薄膜電晶體之通道區中晶界的數目，進而改善薄膜電晶體的電性以及穩定性。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

第1A圖至第1G圖是依照本發明一較佳實施例之低溫多晶矽薄膜之製造流程剖面示意圖；以及

第2圖是第1A圖中之光阻層的上視示意圖。

## 圖式標示說明

- 100：基板
- 102、102a：下層金屬層
- 104、102a：上層金屬層
- 106、106a：第一金屬層
- 108：光阻層
- 108a、110：開口
- 112：傾斜蒸鍍步驟
- 112a：角度
- 114：第二金屬層
- 116：微孔
- 118：垂直蒸鍍步驟
- 120：矽層
- 120a：矽晶種顆粒
- 122：非晶矽
- 122a：多晶矽



## 六、申請專利範圍

1. 一種低溫多晶矽薄膜的製造方法，包括：

在一基板上形成一第一金屬層，其中該第一金屬層中係形成有複數個開口，暴露出該基板；

進行一傾斜蒸鍍步驟，以在該第一金屬層上形成一第二金屬層，其中該第二金屬層中對應每一該些開口之處係形成有一微孔；

在該第二金屬層上形成一矽層，並且同時在每一該些微孔內之該基板上形成一矽晶種顆粒；

移除該第一金屬層以及該第二金屬層；

利用該矽晶種顆粒作為晶種，進行一沈積製程，以在該基板上形成一非晶矽層；以及

進行一結晶化步驟，以使該非晶矽層轉變成一多晶矽層。

2. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中該傾斜蒸鍍步驟之角度係介於10度至30度。

3. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中該傾斜蒸鍍步驟係為一電子束蒸鍍步驟。

4. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中該第一金屬層係為一雙層金屬層結構。

5. 如申請專利範圍第4項所述之低溫多晶矽膜的製造方法，其中該第二金屬層之材質係與該雙層金屬層結構之下層材質相同。

6. 如申請專利範圍第5項所述之低溫多晶矽膜的製造方法，其中該第二金屬層與該雙層金屬層結構之下層之材質



## 六、申請專利範圍

係為鋁。

7. 如申請專利範圍第6所述之低溫多晶矽膜的製造方法，其中移除該第一金屬層以及該第二金屬層之方法係利用磷酸以剝除之。

8. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中在每一該些微孔內之該基板上形成該矽晶種顆粒之方法係利用一電子束蒸鍍法。

9. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中每一該些矽晶種顆粒之尺寸係介於0.5微米至1.0微米之間。

10. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中該結晶化步驟係為一雷射結晶步驟。

11. 如申請專利範圍第1項所述之低溫多晶矽膜的製造方法，其中形成該非晶矽層之方法係為一化學氣相沈積法。

12. 一種控制晶種位置的方法，包括：

在一基板上形成一第一金屬層，其中該第一金屬層中係形成有複數個開口，暴露出該基板；

進行一傾斜蒸鍍步驟，以在該第一金屬層上形成一第二金屬層，其中該第二金屬層中對應該些開口之處係形成有複數個微孔；

在該第二金屬層上形成一晶種層，並且同時在每一該些微孔內之該基板上形成一晶種顆粒；以及

移除該第一金屬以及該第二金屬層。



## 六、申請專利範圍

13. 如申請專利範圍第12項所述之控制晶種位置的方法，其中該傾斜蒸鍍步驟之角度係介於10度至30度。

14. 如申請專利範圍第12項所述之控制晶種位置的方法，其中該傾斜蒸鍍步驟係為一電子束蒸鍍步驟。

15. 如申請專利範圍第12項所述之控制晶種位置的方法，其中該第一金屬層係為一雙層金屬層結構。

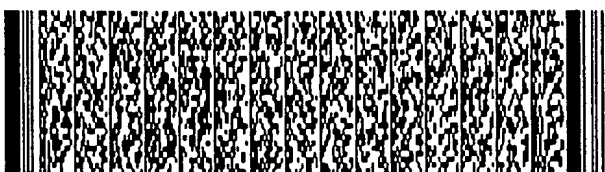
16. 如申請專利範圍第15項所述之控制晶種位置的方法，其中該第二金屬層之材質係與該雙層金屬層結構之下層材質相同。

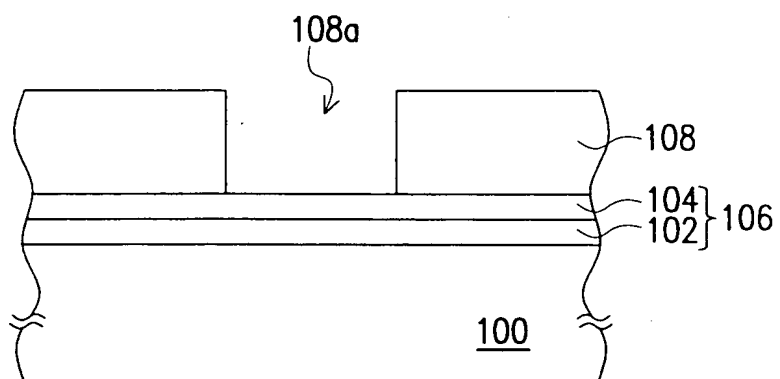
17. 如申請專利範圍第16項所述之控制晶種位置的方法，其中該第二金屬層與該雙層金屬層結構之下層之材質係為鋁。

18. 如申請專利範圍第17項所述之控制晶種位置的方法，其中移除該第一金屬層以及該第二金屬層之方法係利用磷酸以剝除之。

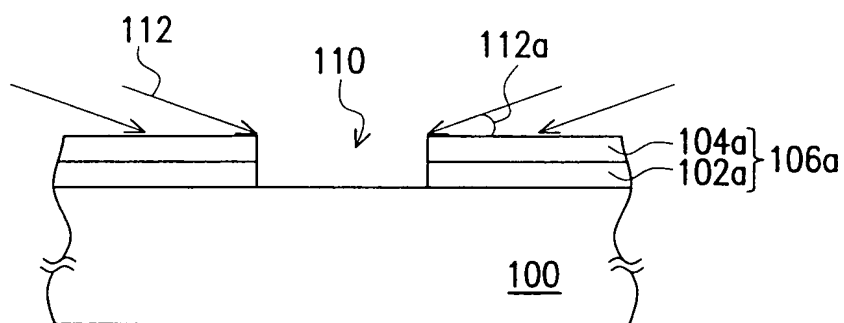
19. 如申請專利範圍第12項所述之控制晶種位置的方法，其中在每一該些微孔內之該基板上形成該矽晶種顆粒之方法係利用一電子束蒸鍍法。

20. 如申請專利範圍第12項所述之控制晶種位置的方法，其中每一該些晶種顆粒之尺寸係介於0.5微米至1.0微米之間。

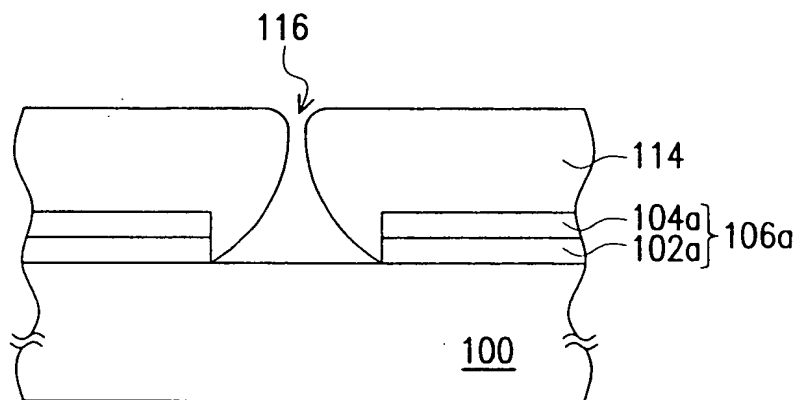




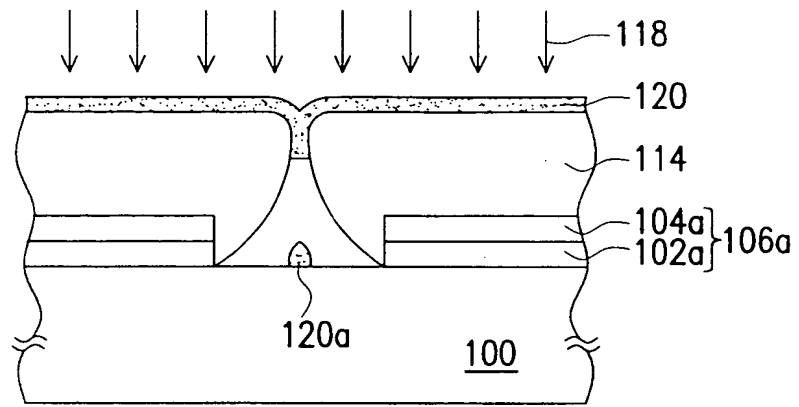
第 1A 圖



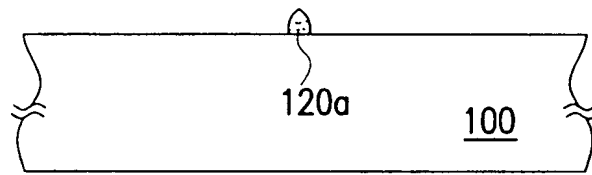
第 1B 圖



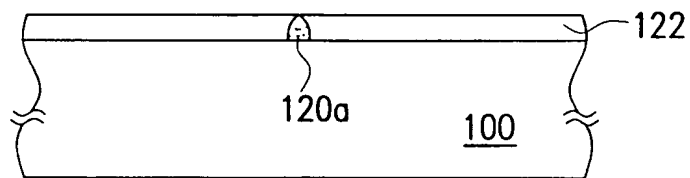
第 1C 圖



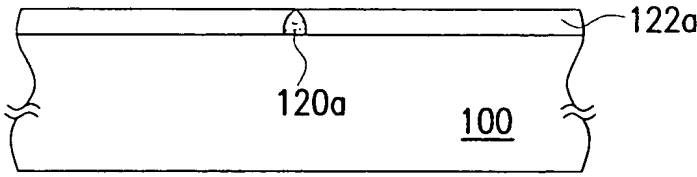
第 1D 圖



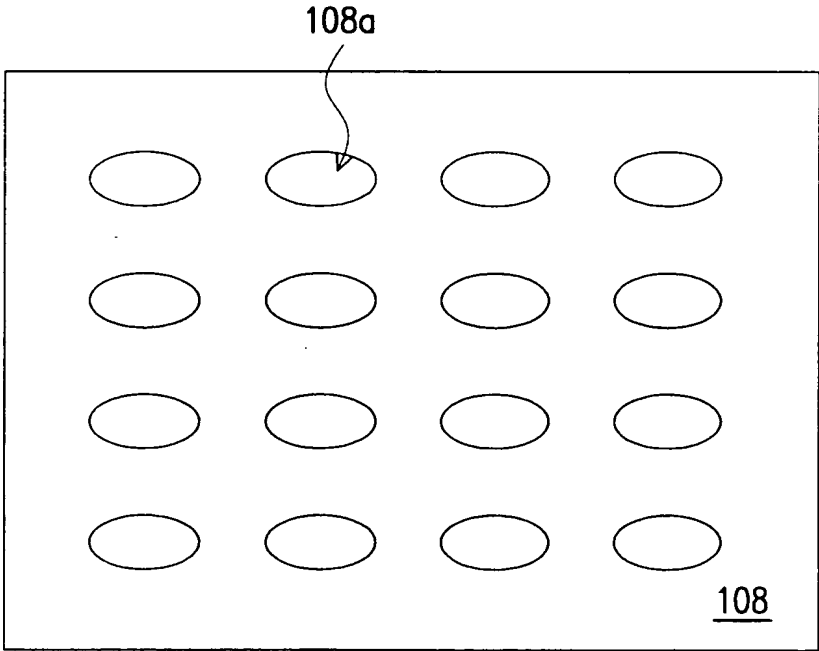
第 1E 圖



第 1F 圖

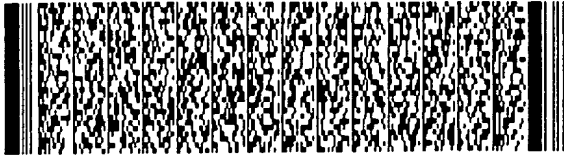


第 1G 圖

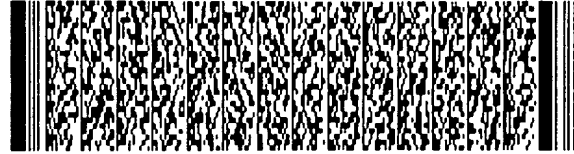


第 2 圖

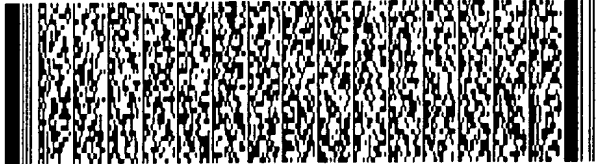
第 1/16 頁



第 1/16 頁



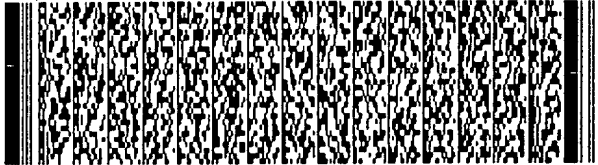
第 2/16 頁



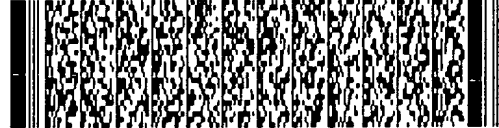
第 2/16 頁



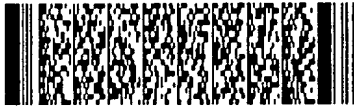
第 3/16 頁



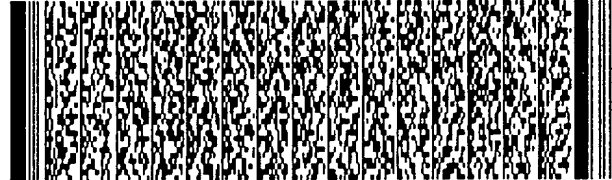
第 4/16 頁



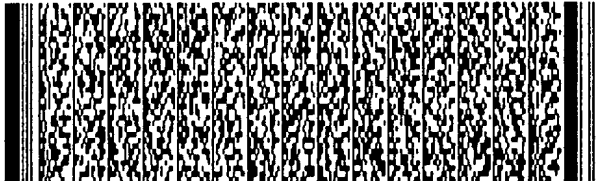
第 5/16 頁



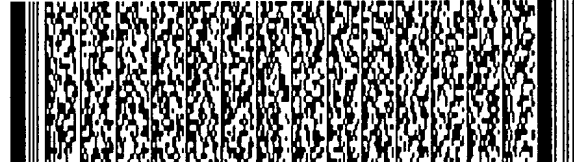
第 6/16 頁



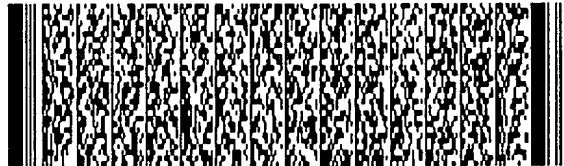
第 6/16 頁



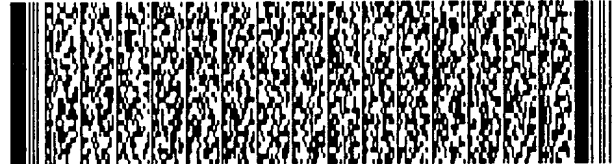
第 7/16 頁



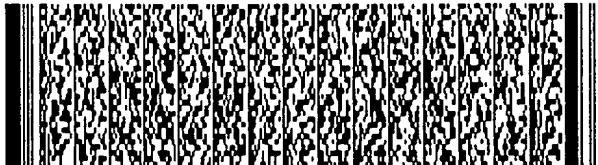
第 7/16 頁



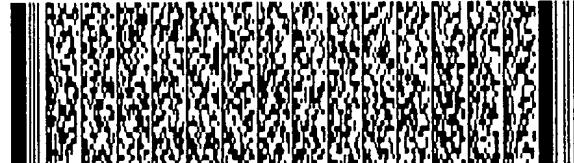
第 8/16 頁



第 8/16 頁



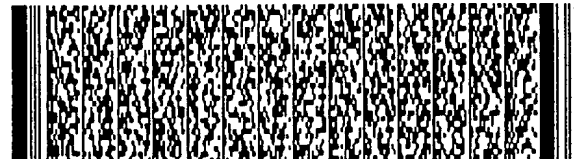
第 9/16 頁



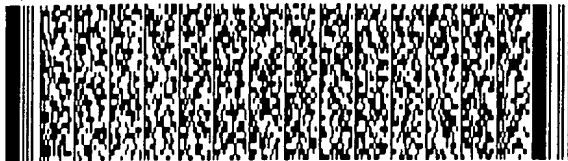
第 9/16 頁



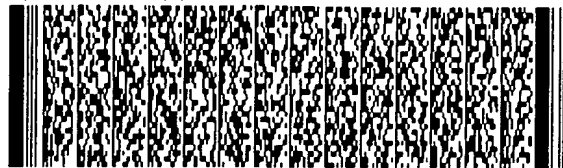
第 10/16 頁



第 10/16 頁



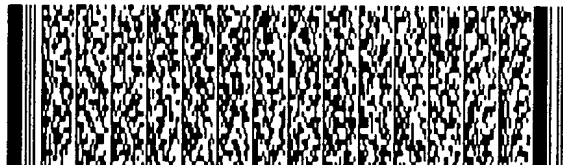
第 11/16 頁



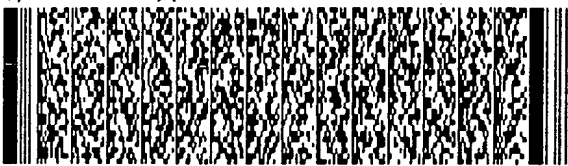
第 11/16 頁



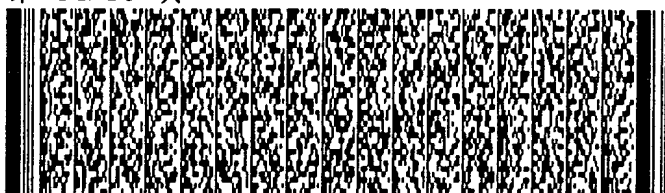
第 12/16 頁



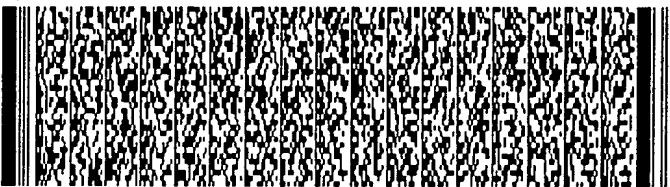
第 13/16 頁



第 14/16 頁



第 15/16 頁



第 16/16 頁

